

## VHDL によるデジタル電子回路設計 正誤表

本書の内容に以下の誤りがございました。お詫びして訂正いたします。

お手持ちの本の「刷数」とこの表の「該当刷数」が一致する箇所をご参照ください。お手持ちの本の「刷数」の調べ方は[こちら](#)

(2023年12月1日更新)

該当刷数	頁	行数など	誤	正
1	5	1.4 10行目	表 1.1 に整数値をそれぞれ 8bit の絶対値表示法と 2 の補数表示法とで表示した例を示し，以下の項で説明する．	表 1.1 に <u>8bit の自然 2 進数を絶対値表示法および 2 の補数表示法の整数値と見たそれぞれの例</u> を示し，以下の項で説明する．
1	5	表 1.1	中央の列 1 行目 絶対値表示 右の列 1 行目 2 の補数表示	中央の列 1 行目 <u>絶対値表示法の意味</u> 右の列 1 行目 <u>2 の補数表示法の意味</u>
1	8	3 行目	…， $Y = 2^N -  X $	…， $Y = 2^N -  Y $
1	27	6 行目	表 1.3 のように…	表 <u>3.1</u> のように…
1	28	下から 13 行目	…最後のおよび	…最後の <u>architecture</u> および
1,2,3,4,5	32	リスト 4.2 下から 3 行目	U2:HALF_ADDER port map(C1,COL,C2,S);	U2:HALF_ADDER port map( <u>S1</u> ,COL,C2,S);
1	33	1 行目	…， その記述内容は上位層記述の…	…， その記述内容は <u>下位層記述</u> の…
1,2,3,4	38	リスト 5.1 下から 10 行目	if <u>A=1</u> '	if <u>A=1</u> '
1,2,3,4	38	リスト 5.1 下から 6 行目	if <u>A=0</u>	if <u>A=0</u> '
1,2	42	5.2	図 5.1 に示す半減算器を if 文を使用して VHDL 記述せよ．	図 5.1 に示す半減算器を <u>case</u> 文を使用して VHDL 記述せよ．
1	43	下から 4 行目	…一般には不定である．	…一般には <u>未定</u> である．

該当刷数	頁	行数など	誤	正
1,2	43	図 6.1(b)		
1	50	図 6.7 左下	<i>CL</i>	<i>CI</i>
1	54	リスト 6.4 下から 5 行目	…Q2 <= Q2+1;	…Q2 <= 0;
1,2,3,4,5	63	図 7.4		
1,2,3,4,5	64	表 7.3	(FUNC 0101 の演算機能) $BUS\_A + BUS\_B + C \rightarrow BUS\_C$	$BUS\_A - BUS\_B + C \rightarrow BUS\_C$
1,2,3,4	118	演習問題 11.2 2 行目	し、インターフェースはおよび…	し、インターフェースおよび…
1	125 126	5 行目 5 行目	…要素の型「integer range 32768 to 32767」を…	…要素の型「integer range -32768 to 32767」を…
1,2	134	3.2	$S <= (\text{not } A \text{ or } B) \text{ and } (A \text{ or not } B);$	$S <= (\text{not } A \text{ and } B) \text{ or } (A \text{ and not } B);$
1,2	136	5.2		1～10 行目を削除